

VME版タイミングシステム仕様案 (Rev. 1)

1996年8月9日 核融合科学研究所 小嶋

開発モジュール

VME規格：変調器2台（2幅）、復調器2台（2幅）、光分配器1台（1幅）

概要

タイミング情報をパターン化して1本の光ファイバーケーブルで伝送しますが、このとき同期クロックも同時に伝送します。タイミングシステムは信号伝搬遅延時間を同じにするためスター型に構成します。高精度の同期クロックをタイミング変調器（以下、変調器）から全てのタイミング復調器（以下、復調器）に分配し、分散して配置された復調器間においてもお互いに同期をとって動作することが可能です。変調器に入力される基準トリガー信号を動作の時間基準として、あらかじめ復調器にプリセットされた時間情報に基づいて遅延パルスが出力されます。変調器・復調器の設定／操作はすべて計算機により行うことができます。

変調器

タイミング情報を与えるトリガー信号の入力により、各トリガー信号に対応するパターン化されたタイミングメッセージ（1分前、10秒前、3秒前など）を同期クロックにのせて送信します。このときイベント情報（8ビットのイベントタイプ）も同時に送ることができ、復調器側で対応したビット出力が可能です。上位の変調器からのタイミング信号を中継する機能もあり、光分配器を接続することによって出力チャンネル数を増やすこともできます。また、インヒビット入力（インターロック信号等を入力）により、全ての復調器の出力動作（遅延パルス出力、クロック出力）を停止することができます。ソフトウェアによるマニュアル操作（トリガー、イベント、インヒビット／アンインヒビットの各動作）も行えます。

◇入出力信号

- ・トリガー入力（8チャンネル、TTLレベル、正論理）
タイミング時間の基準となる各トリガー信号が入力される
- ・インヒビット入力（1チャンネル、TTLレベル、負論理、ステートレベル信号）
全ての復調器の出力を停止するためのインターロック信号などが入力される
（インヒビット：「1」（Lowレベル）、アンインヒビット「0」（Highレベル））
- ・光変調入力（1チャンネル、すべての光コネクタはST規格またはFC規格で統一）
中継設定時に上位の変調器から送られてきた光変調信号が入力される
（この入力は最上位の変調器では使用されない）
- ・光変調出力（8チャンネル、全て同じ信号を出力）
変調信号の光出力
- ・変調信号拡張出力（4チャンネル、ボード上内部コネクタ）
接続ケーブルにて最大4台の光分配器を接続可能
- ・外部同期クロック入力（1チャンネル、TTLレベル）
高精度クロックのための外部入力（10MHz, 1MHz）
- ・同期クロック出力（1チャンネル、TTLレベル）
同期クロックの出力（テスト用）

◇ステータスレジスタ

ホスト計算機からモジュールの状態がわかるように以下のように16ビットのステータスレジスタを構成します。中継設定の状態により、各フラグの有効/無効が変化します。トリガー/インヒビット/アンインヒビットの入力を検出した場合（中継時）や、トリガー/イベント/インヒビット/アンインヒビットのメッセージを受信した場合（非中継時）、およびエラーが検出された場合はステータスレジスタに対応するフラグを立て、割り込みが許可されていればVMEハードウェア割り込みを発生します。これらの各フラグは自動的にクリアされませんが、クリアされなくてもモジュールの動作としては次のトリガー入力により正常に動作します。各フラグはソフトウェアによりクリアされます。

7	6	5	4	3	2	1	0
入力設定	クロック ソース設定	クロック フラグ	エラー フラグ	インヒビット フラグ	アンインヒ ビットフラグ	イベント フラグ	トリガー フラグ
15	14	13	12	11	10	9	8
動作モード		クロック 設定	割り込み 設定	中継設定	トリガーチャンネル (Encoded)		

ステータスレジスタの構成 (変調器、16ビット)

[中継設定=0 (中継しない) の場合] ([D] は電源投入時のデフォルトの設定を表します)

トリガーフラグ	0:トリガー入力検出なし [D] / 1:入力検出あり
イベントフラグ	0:無効
アンインヒビットフラグ	0:アンインヒビット入力なし [D] / 1:入力あり
インヒビットフラグ	0:インヒビット入力なし [D] / 1:入力あり
クロックフラグ	0:外部クロック使用に設定の場合、外部クロック入力あり / 1:入力なし
エラーフラグ	0:無効
クロックソース設定	0:外部クロック使用 [D] / 1:内部クロック使用
入力設定	0:すべての入力無効 [D] / 1:すべての入力有効
トリガーチャンネル(3bit)	0~7: 1~8チャンネルの入力されたトリガーチャンネルをセット
中継設定	0:変調信号を中継しない [D] / 1:中継する
割り込み設定	0:VME割り込み禁止 [D] / 1:割り込み許可
クロック設定	0:同期クロック周波数10MHz [D] / 1:1MHz
動作モード	0:グループ0 (G0) モード [D] / 1:グループ1 (G1) モード 2:グループ2 (G2) モード / 3:グループ3 (G3) モード

[中継設定=1 (中継する) の場合] ([D] はデフォルトの設定を表します)

トリガーフラグ	0:トリガー検出なし [D] / 1:検出あり
イベントフラグ	0:イベント検出なし [D] / 1:検出あり
アンインヒビットフラグ	0:アンインヒビット検出なし [D] / 1:検出あり
インヒビットフラグ	0:インヒビット検出なし [D] / 1:検出あり
クロックフラグ	0:同期クロック入力あり [D] / 1:入力なし
エラーフラグ	0:エラー検出なし [D] / 1:検出あり
クロックソース設定	0:無効
入力設定	0:無効
トリガーチャンネル	0~7: 1~8チャンネルの入力されたトリガーチャンネルをセット
中継設定	0:変調信号を中継しない [D] / 1:中継する
割り込み設定	0:VME割り込み禁止 [D] / 1:割り込み許可
クロック設定	0:無効
動作モード	0:グループ0 (G0) モード [D] / 1:グループ1 (G1) モード 2:グループ2 (G2) モード / 3:グループ3 (G3) モード

インビット入力を除くすべての入力

- ・トリガーフラグ：トリガー入力（またはトリガーメッセージ受信）時に「1」にセット
- ・イベントフラグ：イベントメッセージ入力時に「1」にセット
- ・インビットフラグ：インビット入力（またはインビットメッセージ受信）時に「1」にセット
- ・アンインビットフラグ：アンインビット入力（アンインビットメッセージ受信）時に「1」にセット
- ・クロックフラグ：上位変調器からの同期クロック入力が無くなった場合に「1」にセット
(再び同期クロック入力があると自動的にクリア)
- ・エラーフラグ：メッセージ受信時にエラーがあった場合に「1」にセット
- ・クロックソース設定：同期クロックに内部クロックを使用する場合に「1」にセット
- ①入力設定：全ての入力を有効にする場合に「1」にセット
- ・トリガーチャンネル：トリガー入力（メッセージ）に対応するエンコードされたトリガーチャンネルが入ります
- ・中継設定：上位の変調器からの信号を中継する場合に「1」にセット
- ・割り込み設定：VMEバスへの割り込みを許可する場合に「1」にセット
- ・クロック設定：同期クロック周波数を1MHzに設定する場合に「1」にセット
- ・動作モード：4つの動作モードのうちの1つを設定

◇タイミングメッセージ形式

トリガーやイベントの各メッセージを伝えるためのタイミングメッセージは32ビットで次のようなフォーマットになっています。スタート同期はメッセージの検出と同期をとるための特別な8ビットのパターンで構成されます。動作モードは復調器の動作モードと対応して実行の選択ができます。トリガー検出は8チャンネルのトリガー入力エンコードされたものでどのチャンネルのトリガーが入力されたかを示します。イベントタイプは8ビットで、ビットのON/OFFで8種類のイベントを識別可能です。エラー検出にはこのタイミングメッセージフレームのCRCエラーチェックコードが入ります。1度のメッセージの送信では、同じタイミングメッセージを3回連続して送信します。

0	(8ビット)	(2ビット)	(6ビット)	15
スタート同期		動作 モード	トリガー検出	
16	(8ビット)	(8ビット)		31
イベントタイプ			エラー検出	

タイミングメッセージ形式

◇インビット入力について

インビット入力にはステートレベルの信号が入力されます。インビット入力は負論理 (Low True) とし、入力がLOW LEVELになったらインビットが有効になるようにします(何も接続されない場合でも極力ノイズ等の影響を受けないような回路にします)。また、このインビット入力は重要なのでエッジトリガー動作でなくステートレベルトリガーで動作するようにします。~50μSくらいの期間のレベルを数点チェックして確実に変化したことを確かめてから実際の動作に入るようにします。また、アンインビット入力というのは、このステートレベルがLowからHigh状態へ変化することを指します。

トリガー入力とインビット入力が同時に入力された場合はインビット入力優先とし、インビット・メッセージをエンコード中に入力されたトリガー入力は無視します。また、先のトリガー・メッセージを送信中にインビット入力があった場合には、そのトリガー・メッセージの送信完了を待ってインビット・メッセージを送信することとします。

◇ソフトウェアによるメッセージの送信

トリガー、インビット、アンインビット、イベントのメッセージはそれぞれ独立して計算機からの指示でメッセージを送信できるようにします。このうちトリガー、インビット、アンインビットのメッセージは（データとしてトリガーパターンをセットしなくても）計算機からの1つのコマンドで送信できるようにし、イベントメッセージについてはイベントタイプを設定してから送信コマンドによりメッセージを送信します。このときイベント送信時はトリガー送信と区別が出来るように特別なトリガーパターンにします。

◇イベント送信機能について

ハードウェアのトリガー入力（ソフトウェアによるマニュアルトリガーも含む）によるトリガー・メッセージの送信以外に、ソフトウェアによるイベントのみの送信が可能です。この場合には、特別なトリガー検出パターン（例えば全て1または0など固定パターン）を設定してメッセージを送信します。ハードウェアのトリガー入力があった場合には現在レジスタに設定されているイベントタイプをそのままメッセージに乗せて送信します。また、全ての復調器の分周／逡倍クロック出力の位相を合わせるために特別なイベントメッセージ（位相を合わせるためのメッセージ＝位相リセット・イベントメッセージ、例えばイベントタイプの全てのビットが「1」）をもうけます。ハードウェアのトリガー入力によるトリガー・メッセージ送信とソフトウェアによるイベント・メッセージ送信は非同期なので、同時（メッセージ送信中を含む）に送信要求が発生した場合には先のメッセージ送信の完了を待って次のメッセージを送信することとします。

◇中継設定時の動作

変調器が中継に設定されている場合は、外部・内部のクロック選択がどちらになっても上位の変調器から送られてくる同期クロックをそのまま中継します。変調器が上位の変調器からのメッセージを中継するように設定されている場合でも、マニュアル（ソフトウェア）でのトリガーメッセージとイベントメッセージについては「OR」で送信できるようにします。また、中継する場合この変調器を管理する計算機にはいっさい情報が伝わらなくなってしまいます。そこで中継する設定にしたときでも現在の状況を知ることができるよう復調器と同じようにタイミングメッセージの解釈を行い、ステータスレジスタやイベントレジスタにフラグやデータをセットし、割り込みを発生するようにします。このタイミングメッセージの解釈は復調器とほとんど同じ動作になります。中継設定はソフトウェアでON/OFFの切り替えを行います（ハードウェアの切り替えスイッチは必要ありません）。

◇同期クロック周波数 ⇒ 10MHz 固定 (^{モジュールへ} 設定のみ行う) (1MHz, 100kHz)

10MHz, 1MHz 切り替え（内部クロック使用時はソフトウェア、外部クロック時はマニュアルにより設定）（カウント動作の基本クロックとしては、1MHz, 100kHz）

◇クロックフラグについて

ステータスレジスタのクロックフラグは、上位変調器からの同期クロックの入力がある場合にセットされるもので、同期クロックの入力がなくなるとクリアされます。

◇変調信号拡張出力について

1台の変調器に最大で4台の光分配器を接続することができるようになります。変調器の光変調出力も含めて最終の変調信号から全ての各光変調出力までの信号経路の長さが等しくなるように内部のボード上のコネクタの配置や接続ケーブルの長さを考慮します。

◇ソフトウェアによるメッセージの送信

トリガー、インビット、アンインビット、イベントのメッセージはそれぞれ独立して計算機からの指示でメッセージを送信できるようにします。このうちトリガー、インビット、アンインビットのメッセージは（データとしてトリガーパターンをセットしなくても）計算機からの1つのコマンドで送信できるようにし、イベントメッセージについてはイベントタイプを設定してから送信コマンドによりメッセージを送信します。このときイベント送信時はトリガー送信と区別が出来るように特別なトリガーパターンにします。

◇イベント送信機能について

ハードウェアのトリガー入力（ソフトウェアによるマニュアルトリガーも含む）によるトリガー・メッセージの送信以外に、ソフトウェアによるイベントのみの送信が可能です。この場合には、特別なトリガー検出パターン（例えば全て1または0など固定パターン）を設定してメッセージを送信します。ハードウェアのトリガー入力があった場合には現在レジスタに設定されているイベントタイプをそのままメッセージに乗せて送信します。また、全ての復調器の分周／逡倍クロック出力の位相を合わせるために特別なイベントメッセージ（位相を合わせるためのメッセージ＝位相リセット・イベントメッセージ、例えばイベントタイプの全てのビットが「1」）をもうけます。ハードウェアのトリガー入力によるトリガー・メッセージ送信とソフトウェアによるイベント・メッセージ送信は非同期なので、同時（メッセージ送信中を含む）に送信要求が発生した場合には先のメッセージ送信の完了を待って次のメッセージを送信することとします。

◇中継設定時の動作

変調器が中継に設定されている場合は、外部・内部のクロック選択がどちらになっても上位の変調器から送られてくる同期クロックをそのまま中継します。変調器が上位の変調器からのメッセージを中継するように設定されている場合でも、マニュアル（ソフトウェア）でのトリガーメッセージとイベントメッセージについては「OR」で送信できるようにします。また、中継する場合この変調器を管理する計算機にはいっさい情報が伝わらなくなってしまいます。そこで中継する設定にしたときでも現在の状況を知ることができるよう復調器と同じようにタイミングメッセージの解釈を行い、ステータスレジスタやイベントレジスタにフラグやデータをセットし、割り込みを発生するようにします。このタイミングメッセージの解釈は復調器とほとんど同じ動作になります。中継設定はソフトウェアでON/OFFの切り替えを行います（ハードウェアの切り替えスイッチは必要ありません）。

◇同期クロック周波数 ⇒ 10MHz 固定 (^{モジュールへ} 設定のみ行う) (1MHz, 100kHz)

10MHz, 1MHz 切り替え（内部クロック使用時はソフトウェア、外部クロック時はマニュアルにより設定）（カウント動作の基本クロックとしては、1MHz, 100kHz）

◇クロックフラグについて

ステータスレジスタのクロックフラグは、上位変調器からの同期クロックの入力がある場合にセットされるもので、同期クロックの入力がなくなるとクリアされます。

◇変調信号拡張出力について

1台の変調器に最大で4台の光分配器を接続することができるようになります。変調器の光変調出力も含めて最終の変調信号から全ての各光変調出力までの信号経路の長さが等しくなるように内部のボード上のコネクタの配置や接続ケーブルの長さを考慮します。

◇電源投入時の初期状態

ハードウェアトリガー入力は全て受け付けないようにします。これらは計算機からハードウェアトリガー入力を許可に設定されてはじめて有効となります（ハードウェアトリガー入力を許可に設定するとステータスレジスタの入力設定ビットが「1」になります）。

◇割り込み

トリガー、インヒビット、アンインヒビットの各信号入力があった場合で、VME割り込み許可に設定されているときにVMEバスに対して割り込みを発生します。ソフトウェアによる場合は割り込みを発生しません。

参考までにVMEバスの割り込みの仕様を以下に示しますが、詳細については別途打ち合わせが必要になるかと思われます。

バス規格	VME rev.C.1に準拠
データ幅	16 Bit
アドレス幅	16 Bit → 24 bit
アドレス占有領域	? 1つのアドレスのみ占有
割り込み機能	VME IRQ1-IRQ7より1つをジャンパーにより設定
割り込み要因	トリガー、インヒビット、アンインヒビットの各信号入力
割り込みレジスタ	? (割り込みベクター設定、割り込みマスク設定、・・・)

◇経過時間読み出し機能

ソフトウェアにより、あらかじめ選択されたの1つのチャンネルのトリガー入力で1秒タイマーをスタートさせ、ソフトウェアによりいつでもタイマーの値を読み出せるようにします。この1秒タイマーには16ビットのカウンタを使用します。

◇送信メッセージフレームの読み出し機能

デバッグおよびエラー時のチェックのために計算機から現在の送信メッセージフレーム(32ビットデータ)をそのままの形で読み出すことができるようにします。

◇パネル面LEDについて

- ・モード表示LED (2つで動作モードの2ビットをそのまま出力) (G)
- トリガー入力LED (入力設定で有効に設定されている場合、入力があると点滅) (R) × 4
- ・インヒビット入力LED (インヒビット入力がある間、点灯) (R)
- ・入力設定表示LED (入力がある間点灯) (G)
- ・中継設定表示LED (中継する設定になっているとき点灯) (R)
- ・クロック表示LED (中継設定時に上位変調器からの同期クロック入力がある間、あるいは非中継設定時に外部クロック入力がある間点灯) (G)
- ・割り込み表示LED (割り込みが許可されているときに割り込みが発生した場合に点灯し、ソフトウェアによってクリアされると消灯) (R)

((R) : 赤色、 (G) : 緑色)

光分配器

変調器の光出力チャンネルを拡張するためのVME規格1幅のモジュールで、8チャンネルの光出力をもっています。1台の変調器に最大4台の光分配器が接続できます。光分配器は内部的に変調器の変調信号拡張出力コネクタと接続されます。

復調器

変調器からのメッセージ（パターン化されたタイミングメッセージ）を受信して、あらかじめプリセットされた時間設定に従って動作します。内部に発振器を持っており、変調器から送られてくる同期クロックにPLLにより同期して動作します。このクロックに同期した遅延パルスや分周クロックの出力が可能で、さらに単独で内部クロックを用いて動作することも可能です。また、変調器から送られてきたイベント情報（8ビットのイベントタイプ）に対応したビット出力も行えます。インターロック信号等を入力するためのインヒビット入力、あるいは変調器から送られてきたインヒビットメッセージにより、全ての復調器の出力動作（遅延パルス出力、分周クロック出力）を停止することができます。この動作はアンインヒビット入力により解除され、このときモジュールは初期状態（各設定値がプリセットされ、次のメッセージ待ち状態）に戻ります。変調器と同様にソフトウェアによるマニュアル操作（トリガー、イベント、インヒビット／アンインヒビットの各動作）も行えます。動作モードを設定することにより、受信したメッセージの動作モードと一致した場合のみ動作を行なうよう設定することが可能です。

◇入出力信号

- ・トリガー入力（1チャンネル、TTLレベル、正論理）
単独で動作させるときのタイミング時間の基準となるトリガー信号が入力される
 - ・インヒビット入力（1チャンネル、TTLレベル、負論理、ステートレベル信号）
復調器の出力動作を停止するためのインターロック信号などが入力される
（インヒビット：「1」（Lowレベル）、アンインヒビット「0」（Highレベル））
 - ・遅延パルス出力（8チャンネル、TTLレベル、正論理）
あらかじめ選択されたトリガーチャンネル、プリセットされた遅延時間に基づいてトリガーパルスを出力する
 - ・イベントタイプ出力（8ビット、TTLレベル、正論理）
変調器からのイベントタイプのビット出力
 - ・同期クロック出力（1チャンネル、TTLレベル）
変調器からの同期クロックにPLLで位相同期した後のクロック出力
 - ・分周クロック出力（2チャンネル、TTLレベル）
- ※各出力は、TTLレベルで50オーム負荷をドライブできること

◇ステータスレジスタ

ホスト計算機からモジュールの状態がわかるように次のように16ビットのステータスレジスタを構成します。トリガー／イベント／インヒビット／アンインヒビットのメッセージを受信した場合、およびエラーが検出された場合はステータスレジスタに対応するフラグを立て、割り込みが許可されていればVMEハードウェア割り込みを発生します。これらの各フラグは自動的にクリアされませんが、クリアされなくてもモジュールの動作としては次のトリガー入力により正常に動作します。各フラグはソフトウェアによりクリアされます。

7	6	5	4	3	2	1	0
入力設定	RUN フラグ	クロック フラグ	エラー フラグ	インヒビット フラグ	アンインヒ ビットフラグ	イベント フラグ	トリガー フラグ
15	14	13	12	11	10	9	8
動作モード	クロック 設定	割り込み 設定	イベント 設定	トリガーチャンネル (Encoded)			

ステータスレジスタの構成 (復調器、16ビット)

トリガーフラグ	0 : トリガー検出なし [D] / 1 : 検出あり
イベントフラグ	0 : イベント検出なし [D] / 1 : 検出あり
アンインヒビットフラグ	0 : アンインヒビット検出なし [D] / 1 : 検出あり
インヒビットフラグ	0 : インヒビット検出なし [D] / 1 : 検出あり
エラーフラグ	0 : エラー検出なし [D] / 1 : 検出あり
クロックフラグ	0 : 同期クロック入力あり [D] / 1 : 入力なし
RUNフラグ	0 : カウント動作実行なし [D] / 1 : 動作実行中
入力設定	0 : すべてのハードウェア入力無効 [D] / 1 : 有効
トリガーチャンネル	0 ~ 7 : 1 ~ 8チャンネルの入力されたトリガーチャンネルをセット
イベント設定	0 : トリガーイベント無効 [D] / 1 : 有効
割り込み設定	0 : VME割り込み禁止 [D] / 1 : 許可
クロック設定	0 : 同期クロック周波数 = 10MHz [D] / 1 : 1MHz
動作モード	0 : グループ0 (G0) モード [D] / 1 : グループ1 (G1) モード 2 : グループ2 (G2) モード / 3 : グループ3 (G3) モード

変更で
設定アリ

([D] は電源投入時のデフォルトの設定を表します)

- ・トリガーフラグ：トリガーメッセージを受信した場合に「1」にセットされます
- ・イベントフラグ：イベントメッセージを受信した場合に「1」にセットされます
- ・インヒビットフラグ：インヒビットメッセージを受信した場合に「1」にセットされます
- ・アンインヒビットフラグ：アンインヒビットメッセージを受信した場合に「1」にセットされます
- ・エラーフラグ：メッセージ受信時にエラーがあった場合に「1」にセットされます
- ・クロックフラグ：変調器からの同期クロック入力なくなった場合に「1」にセットされ、同期クロック入力があるとクリアされます
- ・RUNフラグ：1つ以上のカウンタが動作している場合に「1」にセットされます
- ・入力設定：ハードウェア入力を有効にする場合に「1」にセットします
- ・トリガーチャンネル：受信したトリガーメッセージに対応するエンコードされたトリガーチャンネルが入ります
- ・イベント設定：トリガーメッセージを受信した場合に同時に送られてきたイベントタイプをイベント出力に設定する場合に「1」にセットします (デフォルトではイベントメッセージを受信した場合のみイベント出力に設定します)
- ・割り込み設定：VMEバスへの割り込みを許可する場合に「1」にセットします
- ・クロック設定：内部クロック周波数を1MHzに設定する場合に「1」にセットします
- ・動作モード：4つの動作モードのうちの1つを設定します

◇RUN（実行中）フラグ

ステータスレジスタ中のRUNフラグは、1つ以上のチャンネルがカウントを開始したら実行中を示すフラグがセットされ、カウント中のチャンネルが1つもなくなるとクリアされます。

◇クロックフラグ

ステータスレジスタ中のCLOCKフラグは、変調器からの同期クロックの入力がある場合にセットされるもので、同期クロックの入力がなくなるとクリアされます。

◇インヒビットフラグ

ステータスフラグ中のインヒビットフラグはインヒビットフラグとアンインヒビットフラグの2つの独立したフラグとします。各フラグとも自動的にクリアされず、ソフトウェアによってクリアされるようにします。

◇内部同期クロックの設定

復調器のみで独立して使用する場合にもクロック設定によって同期クロック（10MHz、1MHz）の選択が出来るようにします。

◇動作モード

受信した動作モードと復調器に設定されている動作モードが一致した場合のみ動作を行い、異なる場合は何も行いません。変調器と復調器の動作モードを適当に設定することにより、動作させる復調器を選択することができます。

◇割り込み

割り込みが許可されている場合にメッセージを受信した場合は、VMEバスに対して割り込みを発生します（メッセージが正常でもエラーでも割り込みがかかります）。3回目のメッセージを受信して処理した後に割り込みを行います。割り込みを発生する前にステータスレジスタに情報を設定しますので、計算機側でステータスレジスタの内容を調べることで割り込みの原因が分かります。ソフトウェアによるマニュアル操作の場合は割り込みを発生しません。VME割り込み仕様に関しては変調器とほとんど同じです。

◇分周クロック出力

最大10MHzのクロック周波数を実現します（同期クロックに10MHzを使用）。CAMAC版にあった分周クロック出力の遅延トリガ出力とゲートする機能は削除します。これによりクロック出力は常に設定されている周波数で同期クロックに同期して出力される状態になります。全ての復調器の間で分周クロック出力の位相を合わせるために、変調器から特別なイベントメッセージ（位相を合わせるためのメッセージ=位相リセット・イベントメッセージ）を受信したときに分周クロック出力をリセットします。分周クロック出力（デューティ比50%）はTTLレベル50オーム負荷をドライブできるようにします。各チャンネル毎に別々の周波数が設定可能とします。

分周クロック出力の設定方法は次のレンジと倍率の組み合わせにより設定します。

レンジ：0.1 μ S、1 μ S、10 μ S、100 μ S、1mS、10mS、100mS

倍率：1、2、3、4、5、6、7、8、9

◇変調器からのイベント・メッセージへの対応

変調器からイベントメッセージを受信したときは、ステータスフラグにイベント受信フラ

要
再
検
討

グをセットします。もし割り込み許可に設定されている場合はVMEハードウェア割り込みを発生し（この場合にはステータスフラグ中のトリガー受信フラグはセットせず、トリガーチャンネル情報にもパターンを設定しません）、送られてきたイベントタイプのビット出力動作を行います（割り込みは3回目のメッセージを受信してデコードした後の次のクロックの立ち上がりフェーズで発生します）。このステータスフラグのイベント受信フラグはソフトウェアによりクリアできるようにします。またこのイベントタイプ情報は8ビットのイベントレジスタに格納され、計算機から任意に読み出すことが可能です。位相リセット・イベントメッセージを受信した場合は位相リセット動作を行います。このイベントタイプ情報はイベントレジスタには格納せず、ステータスフラグのイベント受信フラグもセットされず、割り込みも発生しません。トリガー・メッセージ受信とイベント・メッセージ受信は同時に（時間的には最小で約96 μ S間隔を開けて連続して）起こる可能性がありますので、このときでも取りこぼし無く動作する必要があります。このためにイベントバッファをもうけてメッセージ受信時にステータスレジスタのイベントフラグをチェックして、イベントバッファに書き込むかどうかを決定します。このアルゴリズムは次のようになります。

- ・トリガー（先）でイベント（後）の場合：イベントフラグ=0なのでイベントバッファに書き込む
- ・イベント（先）でトリガー（後）の場合：イベントフラグ=1なので次のトリガーメッセージではイベントバッファへ書き込まない

ソフトウェアでイベントを読み出す場合は常にイベントバッファから読み出します。

◇イベントレジスタ

イベントメッセージを受信した場合はイベントレジスタにイベントタイプをセットします。このイベントレジスタは計算機から任意に読み出すことができます。イベントメッセージに続いてトリガーメッセージを受信した場合でも先に受信したイベントタイプを読み出すことができるようにします。マニュアルでイベント出力を行った場合でも、このイベントレジスタに値がセットされ、対応したビットが出力されます。

◇トリガーメッセージ受信時の動作

トリガーメッセージを受信した場合は、そのトリガーチャンネルと動作モードをチェックして、あらかじめプリセットされた条件と一致したらカウント動作を開始します。各チャンネルはそれぞれカウント動作終了後に初期値にプリセットされ、プリセット後に受信したメッセージに対応して動作を行います。カウント動作中のチャンネルは次のメッセージを受信しても無視して動作を継続します。

◇インヒビット入力について

インヒビットメッセージおよびインヒビット入力は重要なので、動作モードにかかわらず、いつでも必ず受け付けられるようにします。インヒビット入力は負論理（Low True）とし、入力がLOW LEVELになったらインヒビットが有効になるようにします（何も接続されない場合でも極力ノイズ等の影響を受けないような回路にします）。また、このインヒビット入力は重要なのでエッジトリガー動作でなくステートレベルトリガーで動作するようにします。～50 μ Sくらいの期間のレベルを数点チェックして確実に変化したことを確かめてから実際の動作に入るようにします。

ハードウェアインヒビット入力によるインヒビット動作は、ハードウェアアンインヒビット入力によってのみ解除されます。インヒビットメッセージ受信によるインヒビット動作は、

アンインビビットメッセージの受信によってのみ解除されます（それぞれ独立に動作します）。

◇経過時間の読み出し機能

あらかじめ選択された1つのトリガー・メッセージ受信、あるいはソフトウェアによる（あらかじめ選択されている）マニュアル・トリガーの実行で1秒タイマーをスタートさせ、ソフトウェアにより任意にタイマーの値を読み出せるようにします。この1秒タイマーには16ビットのカウンタを使用します（あらかじめ指定されたトリガー・メッセージの受信あるいはソフトウェアによる指定されたマニュアル・トリガーの実行でタイマーがスタートされる点を除けば変調器と同じ機能です）。これにより復調器のみを使用してテストをする場合にも、ホスト計算機から現在の（経過）時間を得ることが可能となります。

◇受信メッセージフレームの読み出し機能

デバッグおよびエラー時のチェックのために計算機から現在の受信メッセージフレーム（32ビットデータ）をそのままの形で読み出すことができますようにします。

◇エラー検出

エラー検出にはメッセージフレームの信頼性を高めるためにCRCエラーチェックを用います。エラー処理は3つの連続したメッセージを受け取り、その内の1つでも正しいメッセージ（CRCによりエラーとならなかったメッセージ）を受信した場合には、最後のメッセージを受信した直後の次の同期クロックの立ち上がりでカウント動作を開始します。1回目のメッセージを正しく受信した場合でも、3回目のメッセージを受信した後にシーケンスを開始します。従ってステータスレジスタのエラービットを立てて割り込みを発生するのは（割り込みが許可されている場合）、3つのメッセージを受信して3つともエラーのときになります。1つでも正しいメッセージが受信された場合は他の2つのメッセージがエラーでもエラーは無しということになります。

◇ハードウェアトリガー入力

復調器でハードウェアによるトリガー入力があった場合には、トリガーメッセージを受信した時と同じ動作を行うようにします。ただし、ハードウェアによるトリガー入力の場合はトリガーチャンネル1を受信した場合と同じ動作をすることとします。この場合でもステータスレジスタは動作に合わせて変化します。

◇ソフトウェアマニュアルトリガー、マニュアルイベント機能

ソフトウェアで適当なトリガーチャンネル（パターン）をセットしてからカウント開始コマンドを送ると変調器からトリガーメッセージが送られてきたときと同じ動作をするようにします。また、ソフトウェアによるマニュアルイベントを実行した場合も、イベントメッセージを受信した時と同じ動作を行います。これらの機能により復調器だけでローカルに試験ができるようにします。この場合でもステータスレジスタは動作に合わせて変化します。

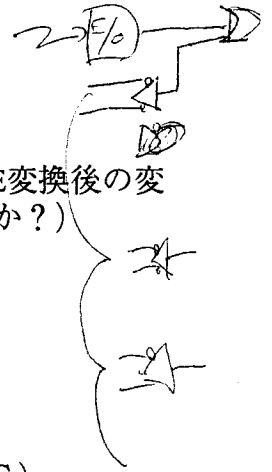
◇遅延パルス出力の繰り返し出力

遅延パルス出力の繰り返し回数を指定するカウンタは16ビットとします。

◇PLLについて

同期クロックに対するPLLの時定数は出来るだけ大きくして、同期クロックの周波数変動に対しても安定して動作するようにします。

フィルター (ハズ挿)



◇出力チャンネルの拡張

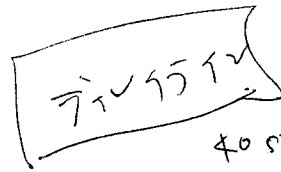
複数台の復調器をまとめて動作させることができるように、1台の復調器でO/E変換後の変調信号を他の復調器に分配できるような機構を考えます。(よい案がありませんか?)

◇パネル面LEDについて

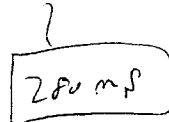
- ・メッセージ受信LED (正常なメッセージ受信時に点滅) LED (G)
- ・受信エラーLED (異常なメッセージ受信時に点灯) LED (R)
(ステータスのエラーフラグに連動する)
- ・モード表示LED (2つのLEDで動作モードの2ビットをそのまま出力) (G)
- ・遅延出力LED (遅延出力のカウント動作中の間点灯) LED (R) ×
- ・入力設定表示LED (入力が有効に設定されているとき点灯) (G)
- ・トリガー入力LED (入力設定で有効に設定されている場合、入力があると点滅) (R)
- ・インビビット入力LED (インビビット入力が有効の間、点灯) (R)
- ・クロック表示LED (変調器からの同期クロック入力がある間点灯) (G)
- ・RUN表示LED (1つ以上のチャンネルがカウント動作をしている間点灯) (G)
- ・割り込み表示LED (割り込みが許可されているときに割り込みが発生した場合に点灯し、ソフトウェアによってクリアされると消灯) (R)
((R) : 赤色、 (G) : 緑色)

◇パネル面コネクタ

イベント出力コネクタ：イベントタイプをそのままビットとして出力します



40 STEP



7 0 0 7 5 2 5 4

1 G

10 1.3 0 1
6 3.0 0 2

[補足]

◇基準同期クロックについて

実験時にはマスターの変調器に外部より高精度の基準クロック（10MHz）を供給します。この外部基準クロックに同期して全ての復調器動作、内部動作が行われるようにします（内部動作の基準は1MHz（または100kHz）単位で動作します）。変調器の内部基準クロックはテスト時に使用します。外部基準クロック／内部基準クロックはソフトウェアで切り替え可能とします。ただし、変調器が中継する設定になっている場合は、外部基準クロックに設定しても光ファイバーを通して送られてくる同期クロックを使用し、外部基準クロック入力および内部基準クロックは使用しません。変調器を中継しない設定にした場合は、外部基準クロック／内部基準クロックの選択が有効になります。

→10MHzクロックを同期クロックとして分配するのと、1MHzクロックを同期クロックとして分配し、復調器ではこの1MHzにPLLで同期した10MHzクロックを内部的に使用するのでは、どちらがよりよいのか検討する必要があるかも知れませんが、ここでは10MHzクロックを同期クロックとして分配する方向で考えています。

◇エラーチェック

メッセージのエラーチェックはより信頼性の高いCRC方式に変更します。CAMAC仕様では受信した2つのメッセージを比較して一致した場合のみ有効としていましたが、VME仕様では3回同じメッセージを送信し、1つでも正常なメッセージ（エラーのないメッセージ）が受信されれば有効と判断します。カウント動作開始のタイミングはどのような場合でも3番目のメッセージの最後のビットを受信した後の次のクロックの立ち上がりとなります。

メッセージは一度に3回連続して送信されますが、3回ともCRCによる伝送誤りを検出した時は、そのメッセージによる動作は行いません。また、1つまたは2つメッセージを受信したところで次のメッセージが届かないときはタイムアウトエラーとなります。これらの場合はエラーフラグを立ててそのメッセージに対する処理は終了しますが、次に送られてきたメッセージは同様に受信処理を行います。

◇位相リセットメッセージ

複数の復調器間の分周クロック位相の同期をとるために、特別な位相リセットメッセージを用意します。このメッセージを受信した場合はそれぞれの分周クロック回路をリセットして他の復調器との位相の同期をとります。位相リセットメッセージはソフトウェアにより任意に送信することができます。（変調器より）

◇光ファイバーの最大長は約400mくらいで、途中4カ所くらい光コネクタ端子盤を経由する予定です。

◇ディレイライン

復調器側にディレイラインを使用して光ファイバーの長さの調整をすることを考えていますが、ディレイラインの安定性、サイズなど未知の部分がありますので、この可能性についてご検討願います。500ns以下のディレイラインと適当な長さの光ファイバーをいくつか組み合わせて短い距離のところには短いケーブルを使用して遅延時間が同じになるように適当なディレイラインを入れます。このディレイラインは基板上で取り替えれるようにするなど交換方法も考慮しなければなりません。

VME版タイミングシステムの仕様書 (Rev.1) に対する補足・追加・変更事項

1996年10月24日 核融合研 小嶋

VME版タイミングシステムの仕様書 (Rev.1) について、検討事項になっていました件のご回答と、若干の機能の追加等のお願い等がありますので以下にまとめて記述します。最終的には全体の詳細設計が完了した後で、ソフトウェアのコマンド構成も含めて一度確認を行いたいと考えていますので、よろしくお願い申し上げます。

その前に再度確認しておきたいと思いますが、このタイミングシステムの最大の目的は実験運転シーケンスに同期して、広い範囲に分散している複数の計測器間で1マイクロ秒の単位で正確に互いに同期をとって確実に動作させることです。これを実現するために主変調器からすべての復調器までの光ケーブルの長さを同じにし、同期クロックを全体に分配して相互の同期時間確度を保証します。このように実験中のすべての動作の基準時間はこのタイミングシステムが生成することになり、その時間精度や信頼性は非常に重要なポイントとなります（実際の使用時には外部から高安定度（ 10^{-12} ）のクロックを供給します）。また、これらの機能を実行する上で必要な操作がすべてフルリモートコントロールできることも重要です。加熱装置などの入射タイミングも含めて実験の全ての基準時間をこのタイミングシステムで行おうという話も出ています。そういう意味でこのタイミングシステムはLHD実験の中で非常に重要なコンポーネントの1つですので、是非ともよろしく願いいたします。また、現在このVMEモジュールのVxWorks用ソフトウェアドライバの開発も先の仕様書に準じて平行して進めており、ドライバの実機でのテストも必要になってきます。設計に際してご不明な点がありましたら、どんなことでもかまいませんので早めにご相談ください。

変調器関係

・入力設定に関する補足

入力設定はインビビット入力を除くすべてのハードウェア入力に対して有効で、ソフトウェアによるマニュアルインビビット動作とハードウェアによるインビビット入力は、入力設定の状態にかかわらず、いつでも受け付けられなければなりません。

・中継設定時の動作の補足

変調器が上位の変調器からのメッセージを中継するように設定されている場合、そのメッセージをそのまま中継します（モードなどの情報もそのまま）。復調器はメッセージ中のモードと自分に設定されているモードが一致したときのみ動作します。これに対して、上位の変調器のメッセージ中のモードと中継の変調器のモードは無関係です。モードはあくまでもメッセージを送信する変調器とそのメッセージを解釈して実行する復調器の間の動作関係を規定するのであって、途中のメッセージを中継する変調器のモードはメッセージの伝達に影響を与えません。従って、中継する設定になっている変調器のモードと必要な復調器のモードの設定を合わせておき、この変調器でソフトウェアによるマニュアルトリガーを実行すると、上位変調器のメッセージの中継動作とは独立に指定した復調器間で同期をとって動作させることができます。

・セットアップ、ストップ機能の追加（変調器、復調器）

タイミングシステム全体の基本的な動作シーケンスを次のように考えます。

「セットアップ」→「スタート」→「ストップ」

この一連のシーケンスが、放電シーケンスに同期して送られてくるトリガー信号によって繰り返されます。「セットアップ」、「ストップ」機能を実現するために、変調器へのハードウェアSETUP入力とSTOP入力を追加し、ソフトウェアのコマンドによるマニュアル操作でも同じ動作が実行できるようにします。SETUP、STOP入力はともにTTLレベルの正論理パルス信号が入力されます。SETUP入力は、変調器のハードウェアトリガー入力（INHIBIT, SETUP, STOP入力を除く）を有効にし、STOP入力は無効にします。同時に、いずれも特別な「ストップメッセージ」を送信して各復調器のカウント動作中の遅延出力があれば中断し初期値へのプリセットを行います。SETUP、STOPの信号入力があった場合、VME割り込み許可に設定されているときにVMEバスに対して割り込みを発生しません。すべてのハードウェア入力を無効/有効にすることのできる入力設定は、このSETUP入力とSTOP入力も含めて無効/有効を制御します。復調器での受信した「ストップメッセージ」への対応は、メッセージ中の動作モードと復調器に設定されている動作モードが一致した場合にのみ実行します。「スタート」は時間の基準となるトリガー信号が入力されます。「ストップメッセージ」は、「位相リセットメッセージ」と同じようにイベントタイプをイベントレジスタには格納せず、ステータスフラグのイベント受信フラグもセットしないで割り込みも発生しません。（これらの特別なイベントメッセージは、タイミングメッセージのトリガー検出部を特別なイベント専用のパターンに設定して、イベントタイプの部分で特別なイベントメッセージの区別をするのも1つの方法かもしれません）

これに対応して変調器のステータスレジスタの構成を次のように変更します。クロック周波数は10MHz固定なのでビット13のクロック設定を削除しビット6のクロックソース設定をビット13に移動して、ビット6にトリガ入力フラグを追加します。SETUP入力によりハードウェアトリガー入力が有効に設定された場合には、トリガ入力フラグを1にセットします。STOP入力により無効に設定された場合には、トリガ入力フラグを0にセットします。

7	6	5	4	3	2	1	0
入力設定	トリガ入力 フラグ	クロック フラグ	エラー フラグ	インhibit フラグ	アンインhibit ビットフラグ	イベント フラグ	トリガー フラグ
15	14	13	12	11	10	9	8
動作モード		クロック ソース設定	割り込み 設定	中継設定	トリガーチャンネル (Encoded)		

ステータスレジスタの構成（変調器、16ビット）

トリガ入力フラグ 0：ハードウェアトリガー入力無効 [D] / 1：有効

- ・トリガー入力チャンネル数の削減の可能性

チャンネル数は多い方が将来のためにはいいのですが、例えばこれを8ch→6chにすることによって設計時間が短縮できる、あるいは回路的にずいぶん楽になる（FPGAの容量的な問題が楽になる、複雑さが改善される等）など比較的大きなメリットが考えられる場合には、仕様を変更することは不可能ではありません。（個人的にちょっと思ったのは、タイミングメッセージのトリガー検出は6ビットなのでCAMAC版と同じ方式でいいとか、復調器側で使用するトリガーを選択する部分が少なくなるなどですが）

復調器関係

- ・コマンド（ソフトウェア）による遅延出力の強制リセット機能の追加

いつでもソフトウェアのコマンドによるマニュアル操作で、遅延出力のカウンタ動作を中断し初期値へのプリセットを行えるようにします。

- ・ディレイラインによる時間調整の範囲変更

前回の打ち合わせでは、ディレイラインによる時間調整は40nSステップで最大280nSまで可能なディレイラインを2つ接続することになっていましたが、もう少し微調整をするために、このうちの1つを1桁くらい小さいものに変更していただきたいと思えます。時間的な精度とその安定度が問題になりますが、適当なものを選択して可能かどうかも含めてご検討願います。時間的な設定精度（設定値からのずれ）よりも一度設定したら変化しないという安定度のほうが重要です。ところでディレイラインを使用しない設定（設定値がゼロ）も可能でしたでしょうか？

- ・インヒビット入力について

先の仕様書ではインヒビット入力およびインヒビットメッセージのいずれも動作モードにかかわらず、いつでも必ず受け付けられるようにしていましたが、これを次のように変更します。ハードウェアのインヒビット入力は動作モードにかかわらず、いつでも必ず受け付けられるようにしますが、インヒビットメッセージの受信時は、メッセージ中の動作モードと復調器に設定されている動作モードが一致した場合にのみ実行するようにします。

- ・イベントメッセージとトリガーマッセージの同時受信時の制御（前回検討事項）

イベント設定により、トリガーマッセージによるイベントタイプの有効/無効を設定できるので、イベントメッセージとトリガーマッセージを利用する側で意識しますのでイベントレジスタへの書き込み制御は必要ありません。

その他

・変調器と復調器間の光ファイバー接続の許容減衰量について

変調器と復調器を光ファイバーで接続するときに、途中で数カ所コネクタを経由することになりますが、その中で許される光の減衰量はどのくらいでしょうか？光ファイバーはイーサネット・FDDIに基づいた通信情報が伝送可能な光特性を有するマルチモード型のファイバーケーブルを敷設する予定で、その構成は次のようになると思いますが、これでも大丈夫かどうかの確認を行いたいのので光送受信部の資料をお願いします。

